

J1017 U.S. PRO
10/015767
12/17/01

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 77083 호
Application Number PATENT-2000-0077083

출원년월일 : 2000년 12월 15일
Date of Application DEC 15, 2000

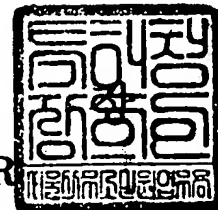
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 09 월 17 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2000.12.15
【국제특허분류】	G02F
【발명의 명칭】	액티브 매트릭스 전계발광소자의 구동회로
【발명의 영문명칭】	Driving IC of an active matrix Electroluminesence Device
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	1999-054732-1
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	1999-054731-4
【발명자】	
【성명의 국문표기】	박준규
【성명의 영문표기】	PARK, Joon Kyu
【주민등록번호】	740401-1702018
【우편번호】	151-011
【주소】	서울특별시 관악구 신림1동 1630-17번지
【국적】	KR
【발명자】	
【성명의 국문표기】	배성준
【성명의 영문표기】	BAE, Sung Joon
【주민등록번호】	710108-1009911
【우편번호】	463-480

【주소】 경기도 성남시 분당구 금곡동 청솔마을 104동 703호
【국적】 KR
【발명자】
【성명의 국문표기】 이한상
【성명의 영문표기】 LEE, Han Sang
【주민등록번호】 720530-1067123
【우편번호】 151-011
【주소】 서울특별시 관악구 신림1동 1608-9
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
 김용인 (인) 대리인
 심창섭 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 4 면 4,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 33,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 n비트의 영상 디지털 입력신호에 의해 구동되는 싱크전류조절부를 포함하는 AMELD의 구동회로에 관한 것으로서, 특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부와, 상기 레퍼런스 전류 출력부에서 출력되는 특정 레퍼런스 전류를 받아 RGB별로 싱크(sink) 전류의 레벨을 조절하는 싱크 전류 조절부로 구성되는 것을 특징으로 한다.

【대표도】

도 1

【색인어】

AMELD, 구동회로

【명세서】

【발명의 명칭】

액티브 매트릭스 전계발광소자의 구동회로{Driving IC of an active matrix Electroluminescence Device}

【도면의 간단한 설명】

도 1은 일반적인 데이터 구동회로의 구성도.

도 2는 본 발명의 제 1 실시예에 따른 구동회로도.

도 3은 본 발명의 제 2 실시예에 따른 구동회로도.

도 4는 본 발명의 제 3 실시예에 따른 구동회로도.

도 5는 본 발명의 제 4 실시예에 따른 구동회로도.

도 6은 본 발명의 제 5 실시예에 따른 구동회로도.

도 7은 본 발명의 제 6 실시예에 따른 구동회로도.

도 8은 본 발명의 제 7 실시예에 따른 구동회로도.

도 9는 본 발명의 제 8 실시예에 따른 구동회로도.

도 10은 본 발명의 제 9 실시예에 따른 구동회로도.

도 11은 본 발명의 제 10 실시예에 따른 구동회로도.

*도면의 주요 부분에 대한 부호설명

I1, I2, ..., In : 레퍼런스 전류원 D1, D2, ..., Dn : 디지털 입력신호

V1, V2 : 제 1, 제 2 전압단 R1, R2 : 제 1, 제 2 저항

S1 : 전류 차단 스위치

Isink : 싱크 전류

T1, T2 : 제 1, 제 2 트랜지스터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <17> 본 발명은 디스플레이 소자의 구동회로에 관한 것으로 특히, 디지털 신호로 구동 가능한 액티브 매트릭스 전계발광소자(AMELD; Active Matrix Electroluminescence Device)의 구동회로에 관한 것이다.
- <18> 상기 AMELD는 전계 발광을 이용한 발광체로써, 판 모양의 발광층의 양면에 전극을 매트릭스 형태로 붙여 형성된 화면 표시부와 구동회로부로 나뉘는데, 넓은 시야각, 고속 응답성, 고 콘트라스트, 저전압 구동, 저전력 소비 등의 뛰어난 특징을 가지고 있고, 얇고 가벼우며 색감이 좋아 최근 화면의 대형화에 따라 차세대 평면표시소자로서 주목받고 있다.
- <19> 한편, 디스플레이 소자는 컬러표시와 같은 방대한 양의 정보를 나타내기 위해 화이트와 블랙 상태 사이에 몇 개의 중간 상태를 더 가지는데, 이를 얻기 위해서는 액정에 인가되는 전압의 세기를 조절하는 방법과 전류의 세기를 조절하는 방법 등이 있다.
- <20> 이 중 전압의 세기를 조절하는 방법은 전압의 세기에 따라 빛이 투과되는 정도가 다른 특성을 바탕으로 계조를 조절하는 것으로서, 외부에서 인가된 전압

을 조절하여 데이터 전압에 따른 화면 밝기의 변화를 액정의 스레시홀드 전압 (Threshold Voltage)값에 대한 파라미터로 추출한다.

<21> 여기서, 상기 스레시홀드 전압은 처음 전압을 인가하기 시작해서 투과율의 변화가 본격적으로 일어나기 시작하는 지점의 전압을 말하며, 상기 스레시홀드 전압의 크기가 크면 액정에 인가해 주어야하는 전압의 크기도 커져 결국 전력 소모를 증가시키는 요인이 되기도 한다.

<22> 그리고, 전압의 세기에 대한 투과도가 비례곡선을 나타내어 투과도에 따른 전압 조절이 어렵다.

<23> 반면에, 전류의 세기에 대한 투과도는 비례직선을 나타내므로 전류를 조절하는 방법이 전압을 조절하는 방법보다 훨씬 정확하고 쉽다.

<24> 종래 기술에 따른 AMELD의 구동회로의 모습은 일반적인 액정표시장치의 구동회로와 비슷하므로 이하 액정표시장치(이하, LCD라 칭함)의 구동회로에 대해 설명하면 다음과 같다.

<25> LCD에서는 액정이 빛을 통과시키는 정도를 인위적으로 조절함으로써 화상을 표시하게 된다. 이러한 조절의 수단으로 주로 전압을 사용하게 되는데 일반적으로 액정의 빛에 대한 투과율은 액정 양단에 인가된 전압의 크기, 즉 액정을 통과하는 전계의 세기에 따라 일정한 관계를 가지고 변화하게 된다.

<26> 색 표현의 과정을 다시 한번 정리해보면, 컬러필터를 통과하는 빛의 양은 액정을 이용하여 제어하고, 이러한 액정을 동작시키는데 필요한 전압은 소스 드라이버 IC에서 출력되어 픽셀 내의 박막트랜지스터를 통해 공급된다. 이렇게 해

서 액정에 공급된 전압은 액정의 투과율을 변화시키게 되는데, 이 때 몇 단계로 액정을 제어할 수 있느냐에 따라 표현 가능한 색의 수가 결정되는 것이다. 즉, 액정을 완전히 열면 화이트가 되고 완전히 닫으면 블랙이 되며, 그 사이의 중간 계조를 조합하면 여러 가지 색의 표현이 이루어지는 것이다.

【발명이 이루고자 하는 기술적 과제】

<27> 본 발명은 전류 구동용 IC로 집적화가 가능하며 n비트 디지털 신호를 입력 받아 각 RGB 채널별 출력 전류값의 조절이 가능하도록 구성된 AMELD의 구동회로를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<28> 상기와 같은 목적을 달성하기 위한 본 발명의 액티브 매트릭스 ELD의 구동회로는 특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부와, 상기 레퍼런스 전류 출력부에서 출력되는 특정 레퍼런스 전류를 받아 RGB별로 싱크(sink) 전류의 레벨을 조절하는 싱크 전류 조절부로 구성되는 것을 특징으로 한다.

<29> 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 의한 AMELD의 구동회로를 상세히 설명하면 다음과 같다.

<30> 도 1은 일반적인 데이터 구동회로의 구성도이다.

<31> 도 1을 참고로 하여 데이터 구동회로에 대해 설명하면, 데이터 클럭(Data Clock)에 의해 외부에서 입력된 RGB의 디지털 신호를 임시저장하는 쉬프트 레지스터(Shift Register)부와, 상기 쉬프트 레지스터부로부터 인가받은 RGB의 디지털

털 신호를 제어 신호에 의해 래치시키는 래치(Latch)부와, 상기 래치부로부터 래치된 RGB의 디지털 신호(D1~Dn)를 인가받아 RGB의 아날로그 신호로 변환시키는 디지털-아날로그 컨버터(Digital-Analog Converter, 이하, DAC라 칭함)부로 구성된다.

<32> 이 때, 상기 DAC부는 복수개의 전류 DAC로 구성되며, 각각의 전류 DAC는 레퍼런스 블록(Reference Block)으로부터의 레퍼런스 전류원(I1~In)을 복수개의 스위칭 소자의 제어신호에 의해 상기 RGB의 디지털 신호(D1~Dn)를 임의로 조합하여 특정 레벨의 전류를 출력함으로써 각 화소에 연결되는 데이터 라인에 특정의 싱크 전류를 내보낸다.

<33> 이하, 상기 전류 DAC에 대한 본 발명을 실시예별로 살펴보면 다음과 같다.

<34> 제 1 실시예

<35> 도 2는 본 발명의 제 1 실시예에 따른 구동회로도이다.

<36> 본 발명의 제 1 실시예에 따른 AMELD의 구동회로는 복수개의 레퍼런스(reference) 전류원(I1, I2, ..., In)을 임의로 조합하여 특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부(I)와, 레퍼런스 전류 출력부에서 출력되는 레퍼런스 전류를 받아 싱크(sink) 전류의 레벨을 조정하는 싱크 전류 조절부(II)로 구성된다.

<37> 이 때, 상기 레퍼런스 전류 출력부(I)는 입력단에 각각 서로 다른 레벨의 전류(I1, I2, ..., In)가 인가되고 그 출력단은 공통으로 연결되어 제어신호(D1,

D2, ..., Dn)에 의해 그 출력 레벨이 결정되는 복수개의 스위칭 소자들로 구성된다.

<38> 여기서, 상기 스위칭 소자는 박막트랜지스터이다.

<39> 그리고, 상기 싱크 전류 조절부(II)에는 제 1, 제 2 전압단(V1, V2)과, 커런트 미러(current mirror)형을 이루는 다수의 트랜지스터로 구성된다. 상기 트랜지스터에는 상기 레퍼런스 전류 출력부(I)의 출력단과 제 1 전압단(V1) 사이에 연결된 제 1 트랜지스터(T1)와, 제 2 전압단(V2)과 데이터 라인에 연결되는 제 2 트랜지스터(T2)가 있으며, 상기 제 1 트랜지스터(T1)의 게이트와 제 2 트랜지스터(T2)의 게이트는 공통으로 상기 레퍼런스 전류 출력단과 연결된다.

<40> 상기 디지털 구동회로에서 제 1 전압단(V1)은 일정하게 고정된 값으로 주로 접지전압을 이용하지만 포지티브 전압 또는 네거티브 전압을 이용할 수도 있다. 그리고, 제 2 전압단(V2)은 RGB별로 다른 레벨의 특정 전압값을 인가하는데, 이렇게 전압 레벨을 조절하면 싱크 전류(Isink)의 레벨이 증가 또는 감소하게 되어 데이터 라인(D/L: data line)에 특정 전압 레벨이 전달된다.

<41> 여기서 기준 전류 $I_1, I_2, \dots, I_{n-1}, I_n$ 의 레벨은 임의로 설정이 가능한데, 가장 간편한 예는 바이너리 웨이트(binary weight)를 주는 것이다. 즉, 『 $I_n = 2 I_{n-1} = \dots = 2^{n-2} I_2 = 2^{n-1} I_1$ 』 식을 만족하는 전류의 레벨을 구한다. 이외에 감마 코렉션(gamma correction)이라는 방법으로도 레퍼런스 전류의 레벨을 정할 수 있다.

<42> 그리고, D_1, D_2, \dots, D_n 은 입력되는 아날로그 신호에 상응하여 변환된 n 비트를 구성하는 디지털 입력신호이다.

<43> 제 3 실시예

<44> 도 4는 본 발명의 제 3 실시예에 따른 구동회로도이다.

<45> 본 발명의 제 3 실시예에 따른 AMELD 구동회로도도 레퍼런스 전류 출력부(I)와 싱크 전류 조절부(II)로 구성된다.

<46> 상기 레퍼런스 전류 출력부(I)는 입력단에 각각 서로 다른 레벨의 전류(I_1, I_2, \dots, I_n)가 인가되고 그 출력단은 공통으로 연결되어 제어신호(D_1, D_2, \dots, D_n)에 의해 그 출력 레벨이 결정되는 복수개의 스위칭 소자들로 구성된다.

<47> 여기서, 상기 스위칭 소자는 박막트랜지스터이다.

<48> 상기 싱크 전류 조절부(II)는 제 1 전압단과, 상기 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단(V_1)사이에 직렬로 연결된 제 1 트랜지스터(T_1)와 제 1 저항(R_1)과, 상기 제 1 전압단(V_1)과 데이터 라인(D/L) 사이에 연결된 제 2 트랜지스터로 구성되며, 상기 제 1 트랜지스터와 제 2 트랜지스터의 게이트는 공통으로 상기 레퍼런스 전류 출력단과 연결된다.

<49> 좀 더 상세하게 살펴보면, 상기 복수개의 제어신호 즉, 디지털 입력신호(D_1, D_2, \dots, D_n)에 의해 레퍼런스 전류원(I_1, I_2, \dots, I_n)의 레벨이 선택적으로 제어, 조합되어 상기 레퍼런스 전류 출력부로 출력되는 특정 레벨의 레퍼런스 전류가 제 1, 제 2 트랜지스터의 게이트에 입력되어 제 1 전압단으로부터 인가되는 전압을 제어하여 데이터 라인에서부터 흘러들어오는 싱크 전류값을 조절한다.

다. 이때, 상기 제 1 전압단에서 인가되는 전압은 접지전압, 포지티브 전압 또는 네거티브 전압 중 어느 하나로 고정시킨다.

<50> 그리고, 제 1 저항은 가변저항으로 하여 RGB별로 다른 레벨의 전압이 인가되게 하여 각 RGB 채널을 구동한다.

<51> 즉, 레퍼런스 전류 출력부(I)에서 출력되는 동일한 특정 레벨의 레퍼런스 전류 하나로 각 컬러별 출력 싱크 전류값을 조절할 수 있으므로 AMELD 구동회로의 집적화가 가능하다.

<52> 이상에서, 상기 레퍼런스 전류원의 레벨은 임의로 설정하되, 예를 들어 「 $I_n = 2 I_{n-1} = \dots = 2^{n-2} I_2 = 2^{n-1} I_1$ 」 식을 만족하도록 정한다.

<53> 제 5 실시예

<54> 도 6은 본 발명의 제 5 실시예에 따른 구동회로도이다.

<55> 본 발명의 실시예에 따른 AMELD는 도 5에서와 같이, 복수개의 레퍼런스 전류원을 임의로 조합하여 특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부(I)와, 상기 레퍼런스 전류 출력부(I)에서 출력되는 레퍼런스 전류를 받아 싱크 전류의 레벨을 조정하는 싱크 전류 조절부(II)로 구성된다.

<56> 상기 레퍼런스 전류 출력부(I)는 입력단에 각각 서로 다른 레벨의 레퍼런스 전류(I_1, I_2, \dots, I_n)가 인가되고 그 출력단이 공통으로 연결되어 제어신호(D_1, D_2, \dots, D_n)에 의해 그 출력 레벨이 결정되는 복수개의 스위칭 소자들로 구성된다.

<57> 이 때, 상기 스위칭 소자는 박막트랜지스터이다.

<58> 상기 싱크 전류 조절부(Ⅱ)는 제 1 전압단(V1)과, 제 2 저항(R2)과, 상기 레퍼런스 전류 출력부(I)의 출력단과 상기 제 1 전압단(V1) 사이에 연결된 제 1 트랜지스터(T1) 및 상기 제 2 저항(R2)과 직렬로 연결되어 데이터 라인과 상기 제 1 전압단(V1)에 연결된 제 2 트랜지스터(T2)를 포함하는 커런트 미러 구조로 구성된다. 단, 상기 제 1 트랜지스터(T1)와 제 2 트랜지스터(T2)의 게이트는 공통으로 상기 레퍼런스 전류 출력부의 출력단과 연결된다.

<59> 이때, 상기 제 2 저항(R2)은 제 1 전압단(V1)과 직접 연결되는데, 상기 제 1 전압단(V1)을 일정 전압으로 고정시키고, 각 RGB별로 저항값이 변하는 제 2 저항(R2)을 사용하여 각 RGB 채널별 출력 싱크 전류를 조절한다.

<60> 그리고, 상기 레퍼런스 전류 출력부(I)에서 n비트의 제어신호(D1, D2, ..., Dn)에 의해 n개의 레퍼런스 전류원이 선택 또는 비선택되어 레퍼런스 전류 출력부에서 통합 출력되므로 R,G,B 사이의 원하는 중간 계조를 표현할 수 있다.

<61> 예를 들어, 6비트의 구동회로를 사용하게 되면 64계조를 만들 수 있다. 풀 컬러를 요구하는 모니터에서는 256계조가 되면 1600만색 이상을 구현할 수 있다.

<62> 제 7 실시예

<63> 도 8은 본 발명의 제 7 실시예에 따른 구동회로도이다.

<64> 본 발명의 실시예에 따른 AMELD는 도 7에서와 같이, 특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부(I)와, 싱크(sink) 전류의 레벨을 조정하는 싱크 전류 조절부(II)로 구성된다.

<65> 상기 레퍼런스 전류 출력부(I)는 입력단에 각각 서로 다른 레벨의 레퍼런스 전류(I1, I2, ..., In)가 인가되고 그 출력단이 공통으로 연결되어 n비트의 제어신호(D1, D2, ..., Dn)에 의해 레퍼런스 전류가 조합되어 특정 출력 레벨이 결정되는 n개의 스위칭 소자들로 구성된다.

<66> 이 때, 상기 스위칭 소자는 박막트랜지스터이다.

<67> 상기 싱크 전류 조절부(II)는 제 1 전압단(V1)과, 제 1, 제 2 트랜지스터(T1, T2)와, 상기 레퍼런스 전류 출력부(I)의 출력단과 상기 제 1 전압단(V1) 사이에 직렬로 연결된 제 1, 제 3 트랜지스터(T1, T3) 및 상기 제 1 전압단(V1)과 데이터 라인 사이에 직렬로 연결되는 제 2, 제 4 트랜지스터(T2, T4)로 구성되며, 상기 제 3 트랜지스터와 제 4 트랜지스터의 게이트는 공통으로 상기 레퍼런스 전류 출력부(I)의 출력단과 연결되고, 상기 제 1 트랜지스터의 게이트와 제 2 트랜지스터의 게이트는 외부에서 일정 전압으로 제어해 주는 특정 전압 Vbias에 공통으로 연결된다.

<68> 상기 Vbias는 보통 3.3 볼트로 한다.

<69> 그리고 상기 제 1 전압단은 RGB별로 출력되는 싱크 전류의 레벨을 조절하기 위해서 외부에서 제어하여 인가해주는 전압이다.

<70> 제 9 실시예

- <71> 도 10은 본 발명의 제 9 실시예에 따른 구동회로도이다.
- <72> 본 발명의 실시예에 따른 AMELD는 도 9에서와 같이, 레퍼런스 전류 출력부(I)와, 레퍼런스 전류 출력부에서 출력되는 레퍼런스 전류를 받아 싱크(sink) 전류의 레벨을 조정하는 싱크 전류 조절부(II)로 구성된다.
- <73> 상기 레퍼런스 전류 출력부(I)는 입력단에 각각 서로 다른 레벨의 n 개의 레퍼런스 전류(I_1, I_2, \dots, I_n)가 인가되고 그 출력단이 공통으로 연결되어 제어신호(D_1, D_2, \dots, D_n)에 의해 상기 레퍼런스 전류가 조합되어 출력 레벨이 결정되는 n 개의 스위칭 소자들로 구성된다.
- <74> 이 때, 상기 스위칭 소자는 박막트랜지스터이다.
- <75> 상기 싱크 전류 조절부(II)는 제 1 전압단(V_1)과, 데이터 라인과 연결된 제 1 트랜지스터(T_1)와, 상기 레퍼런스 전류 출력부(I)의 출력단과 상기 제 1 전압단(V_1) 사이에 연결된 제 2 트랜지스터(T_2)와, 상기 제 1 전압단(V_1)과 데이터 라인 사이에 직렬로 연결되는 제 1, 제 3 트랜지스터(T_1, T_3)로 구성되며, 상기 제 1 트랜지스터(T_1)와 제 2 트랜지스터(T_2)의 게이트는 공통으로 제 3 트랜지스터(T_3)의 드레인과 연결되고, 상기 제 3 트랜지스터의 게이트는 레퍼런스 전류 출력부(I)의 출력단과 연결된다.
- <76> 상기 구조에서, 동일한 디지털 입력신호 하에서 제 1 전압단에 RGB별로 서로 다른 전압을 인가하는 것만으로 각 RGB별 싱크 전류값을 조절할 수 있으므로 전류 구동용 IC로 집적화가 가능해진다.

<77> 그리고 제 2, 4, 6, 8 실시예는 도 3, 5, 7, 9에서와 같이, 상기 제 1, 3, 5, 7 실시예에서의 레퍼런스 전류 출력단(I)과 제 1 트랜지스터(T1)의 입력단 사이에 전류 차단 스위치(S1)를 더 구성한다. 또한 제 10 실시예는 도 10에서와 같이, 상기 제 9 실시예에서의 레퍼런스 전류 출력단(I)과 제 2 트랜지스터(T2)의 입력단 사이에 전류 차단 스위치(S1)를 더 구성한다.

<78> 상기 전류 차단 스위치(S1)는 레퍼런스 전류 출력부(I)와 싱크 전류 조절부(II)를 전기적으로 분리하기 위해서 구성한 것으로 D1, D2, ..., Dn의 제어신호에 의하여 스위칭 소자가 온 또는 오프 때 발생하는 노이즈를 감소시켜 전류 소비를 방지하기 위한 것이다.

<79> 그런데, 본 발명에서 n비트의 디지털 입력신호 즉, 제어신호에 의해 스위칭 소자(S1)가 온 또는 오프가 될 때 생기는 스위칭 노이즈는 작아서 이를 무시한 구조도 가능하다. 상기 스위칭 소자를 무시한 구조를 설명한 것이 바로 실시예 1, 3, 5, 7, 9이다.

【발명의 효과】

<80> 상기와 같은 본 발명에 따른 AMELD의 구동회로는 다음과 같은 효과가 있다.

<81> 첫째, 동일한 디지털 입력신호로 각 RGB별로 구동이 가능하므로, 전류 구동용 드라이버 IC로 집적화가 가능하다.

<82> 둘째, 디지털 입력신호가 온 또는 오프 될 때 발생하는 노이즈가 작아서 스위칭 노이즈를 감소시키기 위해 도입된 스위칭 소자를 배제한 구조가 가능하다.

【특허청구범위】**【청구항 1】**

특정 레벨의 레퍼런스 전류를 출력하는 레퍼런스 전류 출력부와, 상기 레퍼런스 전류 출력부에서 출력되는 특정 레퍼런스 전류를 받아 RGB별로 싱크(sink) 전류의 레벨을 조절하는 싱크 전류 조절부로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 2】

제 1 항에 있어서, 상기 레퍼런스 전류 출력부는 복수개의 레퍼런스 전류원을 복수개의 스위칭 소자의 제어신호에 의해 임의로 조합하여 특정 레벨의 레퍼런스 전류를 출력하는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 3】

제 2 항에 있어서, 상기 제어신호는 입력되는 영상 아날로그 신호에 상응하여 변환된 디지털 입력신호인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 4】

제 2 항에 있어서, 상기 레퍼런스 전류원은 바이너리 웨이트 방식 또는 감마 코렉션 방식 중 어느 하나에 의해서 임의 설정된 것됨을 특징으로 하는 AMELD의 구동회로.

【청구항 5】

제 2 항에 있어서, 상기 스위칭 소자는 박막트랜지스터인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 6】

제 1 항에 있어서, 상기 싱크 전류 조절부는 제 1 전압단과, 제 2 전압단과, 상기 레퍼런스 전류 출력부의 출력단에 의해 공통으로 제어되는 상기 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단 사이에 연결된 제 1 트랜지스터 및 상기 제 2 전압단과 D/L 사이에 연결되는 제 2 트랜지스터가 이루는 커런트 미러 구조로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 7】

제 6 항에 있어서, 상기 제 1 전압단은 임의 전압으로 고정되고, 제 2 전압단은 RGB별로 특정 전압을 외부에서 인가해주어 RGB별로 싱크 전류의 레벨을 조절해주는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 8】

제 6 항에 있어서, 상기 레퍼런스 전류 출력단과 제 1 트랜지스터 사이에 전류 차단 스위치가 더 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 9】

제 1 항에 있어서, 상기 싱크 전류 조절부는 제 1 전압단과, 제 1 저항과, 상기 레퍼런스 전류 출력부의 출력단에 의해 공통으로 제어되는 상기 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단 사이에서 상기 제 1 저항과 직렬로 연결된 제 1 트랜지스터 및 상기 제 1 전압단과 D/L 사이에 연결된 제 2 트랜지스터가 이루는 커런트 미러 구조로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 10】

제 9 항에 있어서, 상기 제 1 저항은 상기 제 1 전압단과 상기 제 1 트랜지스터 사이에 연결되어, 특정 레퍼런스 전류하에서 RGB별로 그 저항값이 변하는 가변 저항인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 11】

제 9 항에 있어서, 상기 제 1 전압단은 일정한 전압값으로 고정되어 있는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 12】

제 9 항에 있어서, 상기 레퍼런스 전류 출력단과 제 1 트랜지스터 사이에 전류 차단 스위치가 더 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 13】

제 1 항에 있어서, 상기 싱크 전류 조절부는 제 1 전압단과, 제 2 저항과, 상기 레퍼런스 전류 출력부의 출력단에 공통으로 제어되는 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단 사이에 연결된 제 1 트랜지스터 및 상기 제 1 전압단과 D/L 사이에서 상기 제 2 저항과 직렬로 연결된 제 2 트랜지스터가 이루는 커런트 미러 구조로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 14】

제 13 항에 있어서, 상기 제 1 전압단은 일정한 전압값으로 고정되어 있는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 15】

제 13 항에 있어서, 상기 제 2 저항은 상기 제 1 전압단과 상기 제 2 트랜지스터 사이에 연결되어, 특정 레퍼런스 전류하에서 RGB별로 그 저항값이 변하는 가변 저항인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 16】

제 13 항에 있어서, 상기 레퍼런스 전류 출력단과 제 1 트랜지스터 사이에 전류 차단 스위치가 더 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 17】

제 1 항에 있어서, 상기 싱크 전류 조절부는 제 1 전압단과, 제 1, 제 2 트랜지스터와, 상기 레퍼런스 전류 출력부의 출력단에 공통으로 제어되는 상기 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단 사이에서 제 1 트랜지스터와 직렬로 연결된 제 3 트랜지스터 및 상기 제 1 전압단과 D/L 사이에서 제 2 트랜지스터와 직렬로 연결된 제 4 트랜지스터가 이루는 커런트 미러 구조로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 18】

제 17 항에 있어서, 상기 제 1 트랜지스터의 게이트와 제 2 트랜지스터의 게이트는 공통으로 Vbias에 연결되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 19】

제 17 항에 있어서, 상기 제 1 전압단은 RGB별로 싱크 전류를 조절하기 위해서 외부에서 제어하여 인가해주는 전압인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 20】

제 17 항에 있어서, 상기 Vbias는 일정하게 외부에서 인가해 주는 전압인 것을 특징으로 하는 AMELD의 구동회로.

【청구항 21】

제 17 항에 있어서, 상기 레퍼런스 전류 출력단과 제 1 트랜지스터 사이에 전류 차단 스위치가 더 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 22】

제 1 항에 있어서, 상기 싱크 전류 조절부는 제 1 전압단과, 제 1 트랜지스터와, 상기 제 1 트랜지스터의 드레인의 출력값에 의해 공통으로 제어되는 레퍼런스 전류 출력부의 출력단과 상기 제 1 전압단 사이에 연결된 제 2 트랜지스터 및 상기 제 1 전압단과 D/L 사이에서 상기 제 1 트랜지스터와 직렬로 연결된 제 3 트랜지스터가 이루는 커런트 미러 구조로 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 23】

제 22 항에 있어서, 상기 제 1 트랜지스터의 게이트는 레퍼런스 전류 출력부의 출력단에 연결되는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 24】

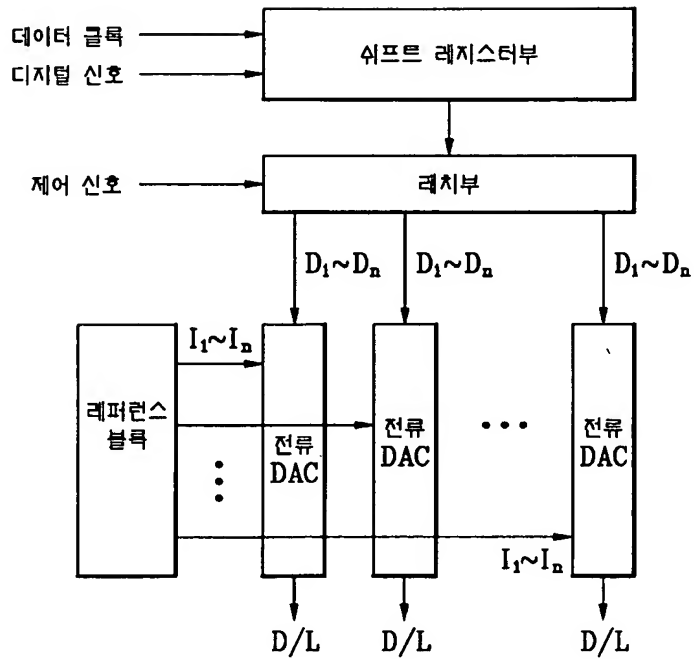
제 22 항에 있어서, 상기 제 1 전압단은 각 RGB별로 외부에서 특정 전압을
인가해주는 것을 특징으로 하는 AMELD의 구동회로.

【청구항 25】

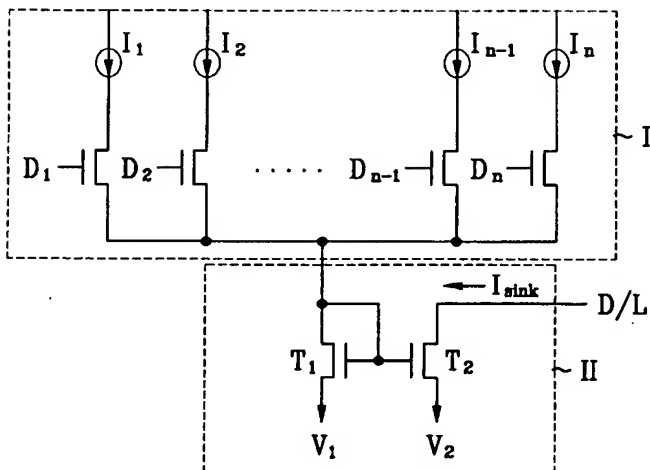
제 22항에 있어서, 상기 레퍼런스 전류 출력단과 제 1 트랜지스터 사이에
전류 차단 스위치가 더 구성되는 것을 특징으로 하는 AMELD의 구동회로.

【도면】

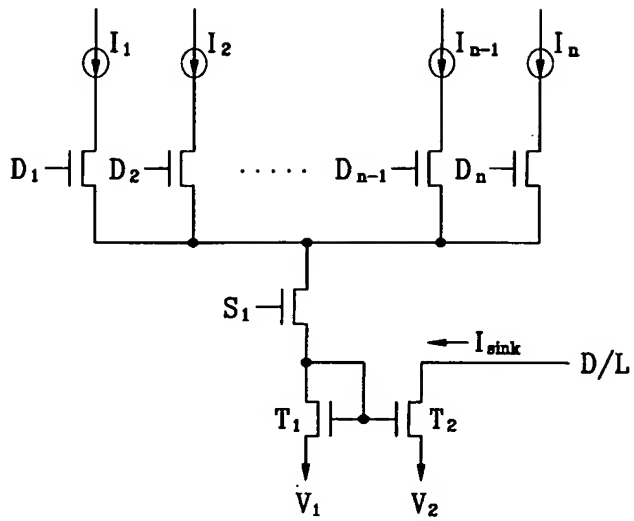
【도 1】



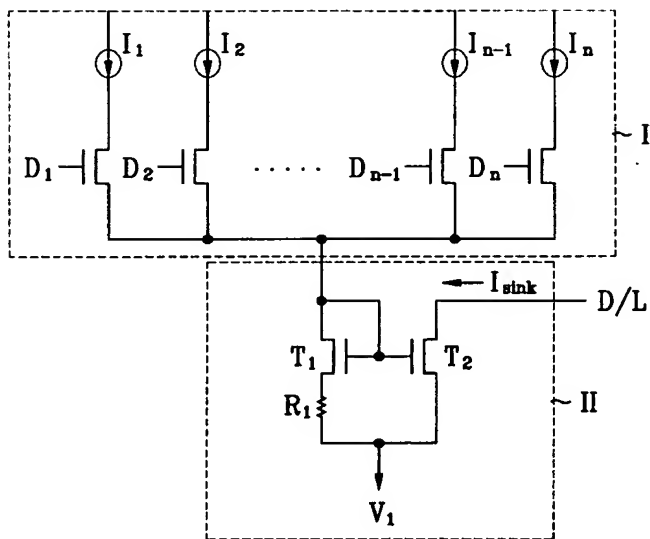
【도 2】



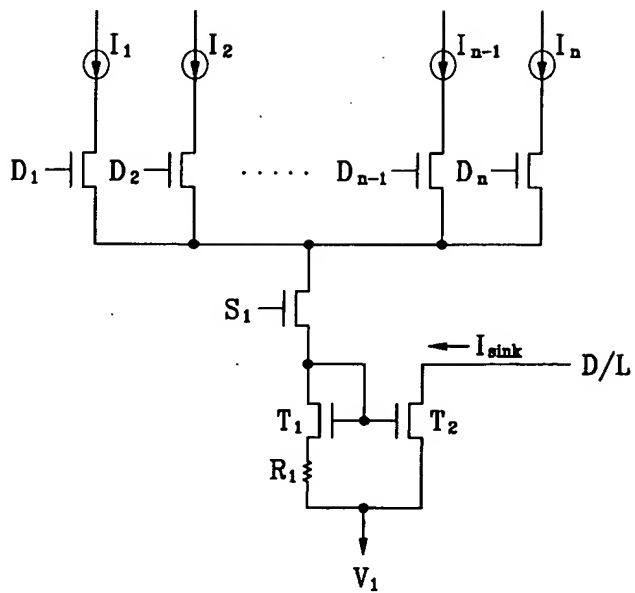
【도 3】



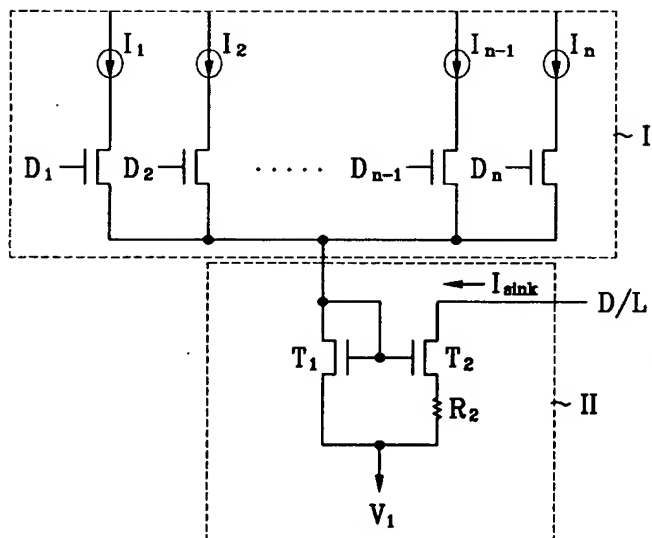
【도 4】



【도 5】



【도 6】



The diagram shows a multi-stage current mirror. The top stage consists of a series of diode-connected MOSFETs labeled $D_1, D_2, \dots, D_{n-1}, D_n$. Each diode is connected to a current source $I_1, I_2, \dots, I_{n-1}, I_n$ respectively. The gates of all diodes are connected to a common node. This node is connected to the source of a PMOS transistor S_1 . The gate of S_1 is connected to a bias voltage V_{Bias} . The drain of S_1 is connected to the gates of two NMOS transistors, T_1 and T_2 . The sources of T_1 and T_2 are connected to a common node, which is also connected to the gates of two more NMOS transistors, T_3 and T_4 . The sources of T_3 and T_4 are connected to a common node, which is connected to ground. The drain of T_2 is connected to a current source I_{sink} and a load D/L . The output voltage V_1 is taken from the common source node of T_3 and T_4 .

【도 11】

